

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

DIALOG(R)File 351:Derwent WPI
(c) 2000 Derwent Info Ltd. All rts. reserv.

011607541 **Image available**

WPI Acc No: 1998-024669/199803

XRPX Acc No: N98-019211

**Surface conduction electron emitting element for flat planar display -
has convergence electrode formed on metal plate provided between cathode
and anode substrate for electron emission**

Patent Assignee: DAINIPPON PRINTING CO LTD (NIPQ)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 9283013	A	19971031	JP 96119546	A	19960418	199803 B

Priority Applications (No Type Date): JP 96119546 A 19960418

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 9283013	A		9	H01J-001/30	

Abstract (Basic): JP 9283013 A

The element (10) comprises a convergence electrode which is formed on a metal plate provided between the cathode and anode substrate. The convergence electrode emits electrons.

ADVANTAGE - Improves convergence of electron, notably. Enables to change shape and size of fluorescent material, freely. Eliminates scattering for each element.

Dwg.1/11

Title Terms: SURFACE; CONDUCTING; ELECTRON; EMIT; ELEMENT; FLAT; PLANE;
DISPLAY; CONVERGE; ELECTRODE; FORMING; METAL; PLATE; CATHODE; ANODE;
SUBSTRATE; ELECTRON; EMIT

Index Terms/Additional Words: FIELD; EMISSION; DISPLAY

Derwent Class: V05

International Patent Class (Main): H01J-001/30

International Patent Class (Additional): H01J-029/46; H01J-031/12

File Segment: EPI

Manual Codes (EPI/S-X): V05-L01A3; V05-L05D1

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J I)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-283013

(43) 公開日 平成9年(1997)10月31日

(51) Int. Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J 1/30			H 0 1 J 1/30	B
29/46			29/46	B
31/12			31/12	C

審査請求 未請求 請求項の数 7 F D (全 9 頁)

(21) 出願番号 特開平8-119546

(22) 出願日 平成8年(1996)4月18日

(71) 出願人 000002897

大日本印刷株式会社

東京都新宿区市谷加賀町一丁目1番1号

(72) 発明者 細谷 守男

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

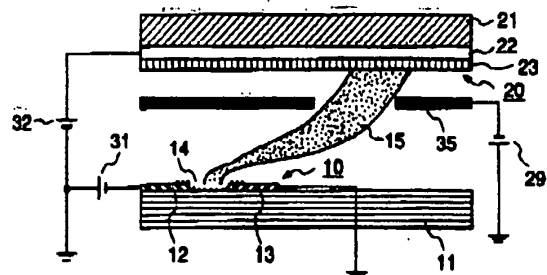
(74) 代理人 弁理士 小西 淳美

(54) 【発明の名称】 電子放出素子と電子放出素子用収束電極およびその製造方法

(57) 【要約】

【課題】 表面伝導型電子放出素子の電子ビームの収束性を高めることを課題とする。

【解決手段】 表面伝導型電子放出素子のカソード、アノード基板間に、電子ビームが通過する開口を形成した金属板を基板と平行に設け、これに負電圧を与えて電子ビームが開口を通過する際に、開口の内側に電子を収束させることにより、カソード側電子放出膜から放出された電子ビームを効率よく収束させることができる。収束電極を一枚の共通の金属板に形成したので、アノード側基板あるいはカソード側基板と一体にすることができる。とともに、素子毎のばらつきをなくすることができる。



【特許請求の範囲】

【請求項1】 電子放出素子から放出された電子の収束電極が設けられた電子放出素子であって、当該収束電極が、電子放出素子のカソード基板とアノード基板間に設けられた金属板に形成されていることを特徴とする表面伝導型電子放出素子。

【請求項2】 開口の形状が、円形、楕円形、正方形または四辺形であることを特徴とする請求項1記載の表面伝導型電子放出素子。

【請求項3】 金属板が、アルミ、鉄、鉄合金、ニッケル、銅であることを特徴とする請求項1および請求項2記載の表面伝導型電子放出素子。

【請求項4】 表面伝導型電子放出素子のカソード電極から放出された電子を収束させるための電極であって、収束電極における電子通過させるための開口が、放出電子により発光される蛍光体とカソード電極間に設けられた金属板に形成されていることを特徴とする電子放出素子用収束電極。

【請求項5】 開口の形状が、円形、楕円形、正方形または四辺形であることを特徴とする請求項4記載の電子放出素子用収束電極。

【請求項6】 金属板が、アルミ、鉄、鉄合金、ニッケル、銅であることを特徴とする請求項4および請求項5記載の電子放出素子用収束電極。

【請求項7】 電子放出素子用収束電極の製造方法であって、

レジスト材料が塗布された金属板に電子放出素子の画素電極位置に対応して開口を設けるためのパターニングを行う工程と、

当該金属板を現像してから、エッチングして電子ビームの通過孔である開口を形成する工程と、

当該開口形成後の金属板をカソード基板または電子放出素子用の蛍光体の塗布されたアノード基板と位置合わせしてから一体にする工程と、

とからなることを特徴とする表面伝導型電子放出素子用の収束電極の製造方法

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、電子放出素子と電子放出素子用収束電極およびその製造方法に関する。特に、表面伝導型の電子放出素子の収束電極に関するものである。

【0002】

【従来の技術】 フラットパネルディスプレイの一種として、FED (Field Emission Display) が精力的に研究されている。このFEDは、カソード基板とアノード基板とを対向させ、カソード基板上に針状の電子放出素子を多数配置し、この電子放出素子からアノード基板に向けて電子を放出させ、アノード基板上の蛍光体層を発光させるのである。カソード基板上に形成される電子放

出素子は、個々の画素に対応することになる。これまで利用されている電子放出素子は、電子放出に適した針状の突起構造を有するものが一般的であり、たとえば、先端部が尖った円錐状の金属からなる電子放出素子が広く利用されている。

【0003】これに対して、近年、表面伝導型の電子放出素子が注目を浴びている。これは、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生じる現象を利用した電子放出素子である。このような電子放出現象は、1965年に「ラジオエンジニアリングエレクトロフィジックス (Radio Eng. Electron. Phys.) 第10巻、1290～1296頁」に、エム・アイ・エリンソン (M.I. Elinson) らによって報告されて以来、今日に至るまで種々の報告がなされている。具体的には、エリンソンらによって開発されたSnO₂ (Sb) 薄膜をはじめ、Au薄膜、ITO薄膜、カーボン薄膜などで、この表面伝導型の電子放出現象が報告されている。

【0004】

【発明が解決しようとする課題】 上述したように、表面伝導型の電子放出素子は、FEDなどのフラットパネルディスプレイへの利用が期待されている素子であり、このようなディスプレイへ応用する場合、基板上に多数の素子を行列状に配置し、各素子からの電子放出をそれぞれ独立して制御して、対応するアノード側蛍光基板を発光させている。しかし、カソード電極から放出された電子が飛翔中に拡散して目的とするアノード側蛍光基板へ収束しないという問題がある。

【0005】またこれとは別に、従来の表面伝導型電子放出素子を配列したマトリックス基板では、基板上に平行に向かい合う画素電極間に電子放出物質が存在するために、電子が横方向に飛翔する傾向を除去できないという問題がある。これらが原因で、FEDパネルではいわゆる「クロストーク」が生じ、蛍光体と対応する画素電極側とのアライメント (すなわち位置合わせ) が製造上困難になり、その結果、コントラストが低下するという問題を生じている。さらに対向基板がカラー基板であり異なる蛍光体が塗り分けられて構成されている場合には、色純度も低下することになる。そこで本発明は、電子ビームが拡散しないように、表面伝導型電子放出素子においてカソード基板とアノード基板間に収束電極を設けて電子ビームの流れを制御しようとするものである。

【0006】

【課題を解決するための手段】

(1) 本発明の電子放出素子の態様は、電子放出素子から放出された電子の収束電極が設けられた電子放出素子であって、当該収束電極が、電子放出素子のカソード基板とアノード基板間に設けられた金属板に形成されていることを特徴とする表面伝導型電子放出素子、にある。この電子放出素子によれば、金属板からなる収束用電極

3

が電子放出素子に設けられているので、電子放出素子から放出された電子を効率的に収束することができる。

【0007】(2) 本発明の電子放出素子用収束電極の態様は、表面伝導型電子放出素子のカソード電極から放出された電子を収束させるための電極であって、収束電極における電子を通過させるための開口が、放出電子により発光される蛍光体、カソード電極間に設けられた金属板に形成されている。とを特徴とする電子放出素子用収束電極、にある。この収束電極は、蛍光板と一体にされているので、蛍光体の間隔を一定に維持できる。

【0008】(3) 本発明の電子放出素子用収束電極の製造方法の態様は、電子放出素子用収束電極の製造方法であって、レジスト材料が塗布された金属板に電子放出素子の画素電極位置に、応じて開口を設けるためのパターニングを行う工程と、当該金属板を現像してから、エッチングして電子ビームの通過孔である開口を形成する工程と、当該開口形成の金属板をカソード基板または電子放出素子用の蛍光体の塗布されたアノード基板と位置合わせしてから一体化する工程、とからなることを特徴とする表面伝導型電子放出素子用の収束電極の製造方法、にある。この製造方法によれば、収束電極を容易に製造できる。

【0009】

【発明の実施の形態】以下、本発明を図示する実施形態に基づいて説明する。

【0010】§1. 本発明の電子放出素子および収束電極の構造および動作原理

はじめに、従来の一般的な表面伝導型の電子放出素子の構造および動作原理を説明しておく。図1は、従来の表面伝導型の電子放出素子10から対向基板20に向けて電子放出が行われている状態を示す断面図である。この例では、電子放出素子10は、ガラス基板11上に電極12、13を形成し、更にその上に電子放出膜14を形成することにより構成されている。電子放出膜14は、カソード電極として機能することになり、たとえば、 SnO_2 、 In_2O_3 、 PbO などの金属酸化物、Au、Agなどの金属、カーボンその他各種半導体など、表面伝導型の電子放出現象知られている材料であればどのような材料で構成してもかまわない。一方、対向基板20は、ガラス基板21上に透明電極22および蛍光体層23を形成したものである。透明電極22は、たとえばITOなどの材料で構成され、アノード電極として機能することになる。

【0011】図2は、図1に示す電子放出素子10におけるガラス基板11上に形成された構成要素の上面図である。この図における新線1-1による断面が図1に示されていることになる。電極12および13が所定間隔をおいて向き合っており、その間に電子放出膜14が形成されている状態が明瞭に示されている。

【0012】いま図1に示すように、外部に配線を施

4

した場合に生じる現象について考えてみる。この配線によれば、電極13は接地され、電極12には電源31から負の電圧が印加される。また、電子放出素子10と対向基板20との間にも、電源32によってカソード/アノード間電圧が印加されている。さて、電極12、13によって、電子放出膜14の両側に電圧が印加されると、電子放出膜14の膜表面部分には、表面伝導型の電子放出の現象として、電極12から電極13へ向けて電子放出がされる。

【0013】一方、カソード/アノード間にも電源32により電圧が印加されているので、電子放出膜14の表面に放出された電子は、図1のように、アノード側の対向基板20へと飛翔することになる。このようなカソードからアノードへと向かう電子の衝突により、蛍光体層23が発光を発することになる。ここでは、説明の便宜上、1画素分の構成要素のみを示したが、このような1画素分の構成要素を縦横にマトリックス状に配列すれば、画素を二次元平面上に並べたフラットパネルディスプレイを実現することができる。なお、このようなフラットパネルディスプレイでは、各画素ごとに電源31からの印加電圧を調節して、画素ごとの発光状態を制御するのが一般的である。より具体的には、電子放出膜14に与える印加電圧の値および印加時間を調節することにより、対向基板20への電子の飛翔量を制御することができる。

【0014】さて、このような電子放出素子10を利用したフラットパネルディスプレイの技術的課題は、既に述べたように、電子放出素子から放出された電子を対向基板の所定の位置に収束させることである。しかし、電極12には負の電圧が荷電され、電極13は接地されているので、電子放出膜14から放出された電子は放出当初から、横方向への方向性を有している。この状態で、電子が対向基板側へ向かうと、その方向は、図1に図示されるように横方向へかなり流れた飛翔軌跡を示し対応する蛍光体に電子が到達しない場合が生じる。また、放出された電子自体も拡散性を持ち、カソード基板とアノード基板間が離れている場合には、対向基板の一定の蛍光体に収束しないことになる。

【0015】そこで、本発明者は、電子ビームの拡散の問題を生じない電子放出素子について鋭意研究の結果、表面伝導型の電子放出素子において、電子放出素子とは別体に収束電極を設け、これを電子放出素子と対向基板間に置くことで所定の蛍光体に電子を収束させることを着想するに至った。なお、ここで画素電極とは、電子放出素子をディスプレイパネルに使用する場合に、画像の単位となる素子電極という意味であり、電子放出膜が設けられている一個一個の素子が有する正負の電極をいうこととする。

【0016】図3は、従来型の2極からなる電子放出素子10から対向基板20に向けて電子放出がされている

状態を示す断面図である。図3の場合は、2極の電子放出素子であるため電極は横流れするとともに、収束電極が設けられていないのでかなりの拡散が生じている。一般に電子の横流れは、電極12と13間の電界強度、カソード基板10とアノード基板20間の電界強度、電極間距離等に左右され、定したものではないが、一般的には、図示のような電子の横流れおよび拡散が生じていることになる。なお、図3の場合は、便宜上、R、G、Bの各蛍光体が図示されていないが、実際のカラーパネルの場合は、R、G、Bの各色が順次塗り分けられた構成となっている（以下、図4、図5、図6においても同様）。

【0017】図4は、従来型の2極からなる電子放出素子10と対向基板20間に収束電極35を設けた場合の電子放出がされている状態を示す断面図である。図4に図示されるように、このような状態で、カソード基板、アノード基板間に収束電極35を設け、これに電源29が接続され接地電位に対して負の電位を与えると、電子ビーム15は、収束電極35に設けられた開口を通過する際に、電極により形成される電界によって、その中心軸方向に向けて集められることになる。その結果、電子ビームの横流れの傾向は依然として残るが、電子ビームの拡散は改善されることになる。

【0018】このような表面伝導型電子放出素子の電子ビームの横流れを防止した電子放出素子として、本願出願人による先の出願（平成8年3月15日出願、整理番号P960146号）では、3極からなる画素電極を有する電子放出素子が提案されている。図5は、3極からなる電子放出素子40から対向基板20に向けて電子放出がされている状態を示す断面図である。図6は、3極からなる電子放出素子40と対向基板20間に収束電極35を設けた場合の電子放出がされている状態を示す断面図である。図5に図示されるように、この電子放出素子の画素電極の場合に、正の電極を中心にしてその両側に負の電極が配置されるので、電子ビームの横流れは改善されているが、電子ビームの拡散が生じていることを示している。このような状態で、図6に図示のように、カソード基板、アノード基板間に収束電極35を設け、これに電源29が接続され接地電位に対して負の電位を与えると、電子ビーム15は、収束電極35の開口を通過する際に、電極により形成される電界によって、その中心軸方向に向けて集められることになる。その結果、電子ビームの拡散も改善されることになる。

【0019】本発明の電子放出素子では、収束電極の設置位置が自由であるという特徴がある。通常、FEDパネルでは、カソード基板とアノード基板の間隔は100 μ m～10mmに設定されるが、本発明の電子放出素子用収束電極の場合は、この間のいずれの箇所に設置することも可能である。ただし、極度にいずれかの基板に接近する場合には素子の部材との間で放電が生じる危険

険性があり、最適な位置は基板間に加える印加電圧や、蛍光体の大きさ等の構造的要素に影響されるので、それぞれのディスプレイの条件を考慮して定めることが必要になる。また、開口の大きさもアノード電極における蛍光体の大きさに応じて任意の大きさの開口を設けることができる利点がある。例えば、図4において各蛍光体の大きさを大きくする場合には、収束電極の開口を大きくするか、そのままの大きさで画素電極に接近した位置に収束電極を設置すればよいことになる。

【0020】アノード側に設ける蛍光体層はモノクロとカラーの場合がある。カラーの場合、通常、R、G、B、R、G、B・・・の繰り返しで平面的に設けられ、例えば、R、GおよびB色の1色の1画素のサイズは約1～2500 μ m²であり、それぞれの色の蛍光体層の間隔は約2～70 μ m程度である。モノクロの場合の画素サイズも同様である。これらのサイズや間隔は、FEDの用途によって異なるものであるが、基本的にはサイズが小さく、画素間隔が狭いほど高解像度になることになる。

【0021】また、蛍光体層は各色とも蒸着とリソグラフィ、電着、印刷、あるいは印刷と焼成等の方法で約0.5～200 μ m程度の厚みに形成されている。各R、G、Bの形状や相互間の配置も自由に設定できる事項であり、円形や楕円の画素蛍光体や正方形、スロット状の四辺形等の画素蛍光体形状が可能である。収束電極の開口形状は収束電極が画素蛍光体に近い位置におかれる場合は、これらの画素蛍光体の形状に通常は合わせて開口することが必要になる。ただし、画素蛍光体のR、G、Bを一体として1個の収束電極で収束させる等の特殊な場合には、かならずしも画素蛍光体の形状とは一致しないことになる。また、収束電極が画素電極（カソード電極）に近い位置に置かれる場合は、画素電極の形状に合わせて開口する必要がある。

【0022】電子の横流れが生じない場合、収束電極の開口の中心は前記のように、画素電極の中心と対応する位置にあること、すなわちカソード基板の中心をとり電極基板に対して実質的に鉛直な線上に位置するように形成されていることが望ましい。そうすることにより個々の画素蛍光体に対して均一な電子放出がなされるからである。ただし、電子の横流れが本来的に生じる図3のような2極の電子放出素子の場合には、放出電子密度の高い部分と収束電極の開口の位置合わせは、試行錯誤的に求めることが必要になる。

【0023】本発明の収束電極の機能は、従来のCRTに使用されるシャドウマスクと類似したものであるが、シャドウマスクが1本の電子銃からの電子ビームを個々の蛍光体に達するまでの長距離を偏向走査して発光させるのに対して、FEDでは、電子放出素子から放出された電子を通常は偏向走査させないか、偏向させたとしても小さな角度をとらないことで相違する。従って、電子

放出素子の収束電極では、CRTのシャドウマスク材料に必要とされた熱的安定性や歪みのなさが要求されることは少ないと考えられる。それにより、使用される収束電極材料の選択の幅も広がることになる。

【0024】収束電極に印加する電圧は、ゲート電極に印加される電圧よりも小さい値であればよいが、接地電圧に対して大きい負電位であればある程、開口の中心に電子ビームを収束させる収束力が大きくなることになる。この最適値についても個々の条件を勘案して定める必要がある。

【0025】§2. 本発明の電子放出素子および収束電極の製造方法

次に、本発明の電子放出素子および収束電極の製造方法を図7～図11に基づいて説明する。まず、図7(A)のように、収束電極となる金属板51を準備し、電子ビームの通過孔となる開口52を形成する(図7

(B))。図示の場合には、3個の開口が示されているが過ぎないが、実際の収束電極では、パネルに形成される電子放出素子または画素蛍光体と同数の開口が2次元平面的に多数形成されているものとする。使用される金属材料としては、シャドウマスクに使用される鉄-ニッケル鋼、アルミキルド等の軟鋼板の他、電極として機能する導電性材料であれば、どのようなものでもよいが、耐電圧性、耐熱性、加工性、耐腐食性、比抵抗性を考慮して適当な材料を選ぶのが好ましい。具体的には、Al, Ni, Pd, Pt, Pt, W, Mo, Cr, Ti, Cu, Au, Ag, Fe、鉄合金などの金属材料を用いるのが好ましいが、一般的には、Al, Fe、鉄合金、Ni, Cuが使用されることが多い。金属板の厚さは、50 μ mから300 μ m程度のものが使用される。

【0026】収束電極の電子ビームの通過孔である開口は通常のフォトリソグラフィのプロセスで形成することが可能である。CRT用のシャドウマスクの場合は、金属板の両面にレジストを塗布して両面エッチングを行うのが通常である。金属板の板厚が厚く等方的な片面エッチングがされる場合は、裏面の孔の径が異なることになるので、本発明の収束電極の場合も、精度を良好にするためには両面からエッチングすることが望ましい。ウェットエッチングの場合、通常は等方的にエッチングが進行することを考慮すれば、片面エッチングでは、エッチング開始側の開口が大きくなるので、蛍光板側をエッチング開始側とするのが適当である。鉄、銅系の金属材料の場合は、塩化第二鉄液を噴霧することによるエッチングが通常になされ、アルミ材料の場合は、NaOH水溶液でのエッチングも可能である。エッチング終了後はレジストが剥離され、水洗処理がなされる。

【0027】開口する孔の大きさと数は、FEDの用途によって異なることになる。開口の大きさは、前記した蛍光体の画素サイズにほぼ等しいものであるが、電子ビームが画素電極より蛍光体に均等に広がって拡散することを

考慮すれば、蛍光体と同じ大きさかそれよりは若干小さく開口することになる。実用的な用途では、通常、1枚の電極板に2～50 μ m程度の孔を数十万個から数百万個開口することになる。これらの開口を均一な大きさとなるように管理する必要がある。それに伴い、金属板の厚さの許容誤差も $\pm 5\mu$ m以下に管理する必要がある。

【0028】次に、アノード側電極を準備する。透明なガラス基板53を準備し(図8(A))、ITO等の透明電極54をスパッタリングにより形成して導電性を付与する(図8(B))。次に、この導電性層の上に蛍光体層55を形成する(図8(C))。これには、前記した各種のプロセスが利用できる。図8(C)の場合は、便宜上、R, G, Bの各蛍光体が図示されていないが、実際のカラーパネルの場合は、R, G, Bの各色が順次塗り分けられた構成となっている。

【0029】次に、図9のように収束電極板とアノード電極基板とを位置合わせして一体にする。これには、両基板の端部にガラスペースト56を使用して一体に封止することができる。封止位置は、端部に限らず画像形成の妨げとならない部分であれば、収束電極の開口部を避けてその裏面に形成することもできる。両基板の各位置での平行間隔距離はスペーサ等で正確に保たれていることが必要である。収束電極は必ずしもアノード電極と一体にしなければならないわけではなく、画素蛍光体との間隔を一定に保つことが可能であれば、カソード電極基板またはパネル側壁その他に固定することも自由である。

【0030】次に、電子放出素子のカソード側電極を準備する。石英ガラス基板61を準備し(図10

(A))、ガラス基板上に電極を形成するための準備層62を形成する(図10(B))。当該準備層上にレジスト材料63を塗布し(図10(C))、画素電極パターンを露光して、現像、洗浄、乾燥の処理を施す(図10(D))。次いで、準備層62をエッチングして画素電極パターンを形成する(図10(E))。レジスト膜を剥離処理の後、乾燥させる(図10(F))。図示の場合は、2極の画素電極が図示されているが、左右に2極の電極を配置する場合は、前記のように電子の横流れが生じるので、正に荷電される電極を中心としてその左右に負に荷電される電極を配置する3極構成または正に荷電される電極を中心としその周囲に円弧または円周状に負に荷電されるような電極を配置する2極構成とすることも当然可能である。これらの場合は電子の横流れが解消されることになる。画素電極パターン上に通電により電子放出を行う機能を有する塗膜64を塗布し(図10(G))、その後焼成することにより電子放出素子を形成することができる。焼成後の電子放出膜面には微粒子を含む塗膜65が形成される(図10(H))。この電子放出素子をガラスペースト56を用いて、収束電極板、アノード基板と一体に構成する。

合は、電子放出素子として2極のものを使用している
で、電子の横流れを考慮して電子放出素子と収束電極の
開口の中心は鉛直線上には存在しない。

【0031】なお、本発明においては、収束電極板を利用
して蛍光体層のパターンを形成することが可能であ
る。例えば、蛍光体材料を感光性フォトリソに分散
して、導電性基板上に塗布、乾燥し、これに対して前記
収束電極板を介して、順次、密着または平行光により露
光し、現像し、後処理を行えば、各蛍光体層を形成する
ことができる。こうすることにより、例えば収束電極の開口
位置が偏位したとしても画素蛍光体との相対的位置は固
定されているので、画素蛍光体と収束電極位置がずれる
ような悪影響を与えることがなくなる。もっとも、R、
G、Bの3色の画素蛍光体を設ける場合は、発光位置に
対応するように収束電極板の発光箇所以外の開口部分を
遮蔽して露光、現像する処置が3回必要になる。これに
より、蛍光部と収束電極の形状が完全に一致したディス
プレイパネルが得られる。

【0032】

【実施例】

<収束電極の製造方法に関する実施例>

① 厚み100 μ mのアルミ板51の片面に、ネガ型レ
ジスト剤（東京応化工業株式会社製「OMR85」）を
スピナーにより回転塗布し、オープンにて80 $^{\circ}$ Cで3
0分間放置し乾燥させる（図7（A））。空冷後、所望
の収束電極パターン（250 μ m \times 400 μ mの矩形状
の遮光パターンが、0.55mmの横ピッチで配列した
パターン）を露光し、レジストの現像、水洗を行いオー
プン中に、135 $^{\circ}$ Cで30分間放置し乾燥させる。空
冷後、0.5%のカセイソーダ水溶液によりアルミ板を
エッチングして、上記収束電極パターンと同一形状の開
口52を形成し水洗する。次に、基板を120 $^{\circ}$ Cに保
持したレジスト剥離液（東京応化工業株式会社製「ク
リーンストリップ」）中に、5分間放置し、次に室温の
ストリップリンス液に1分間、室温のイソプロピルアル
コールに1分間、それぞれ浸すことにより、レジストの剥
離を行う。この基板を水洗し、その後乾燥させる。以上
により、アルミ板の収束電極開口パターンのパターン
ングを終了する（図7（E））。

【0033】<対向基板の製造方法に関する実施例>

② 厚み3mmの清浄な石英ガラス基板53上に、スパ
ッタ法により膜厚1 μ mのITOによる透明電極54を
堆積する（図8（B））。その上に、EB蒸着法により
膜厚20 μ mのZnO：Znからなる蛍光体の画素サイ
ズが300 \times 500 μ mの蛍光体層55を蒸着形成し、
対向基板（アノード基板）20を作製した（図8
（C））。作製したアノード基板の両端位置に、ガラス
微粒子と樹脂からなるガラスペースト56を塗布し、1
70 $^{\circ}$ Cで30分間乾燥させた後、上記により作製した

② 還元雰囲気下で350 $^{\circ}$ C、3時間焼成し一体化を行
った（図9）。焼成後、収束電極と蛍光体層の距離は5
00 μ mであった。

【0034】<電子放出素子の製造方法に関する実施例
>

③ 次に、本発明の電子放出素子の製造方法を、図10
に基づいて説明する。厚み3mmの清浄な石英ガラス基
板61上に、スパッタ法により厚み3 μ mのCr層62
を堆積する（図10（B））。その上に、ネガ型レジス
ト剤（東京応化工業株式会社製「OMR85」）63を
スピナーにより回転塗布し、オープンにて80 $^{\circ}$ Cで3
0分間放置し乾燥させる（図10（C））。空冷後、画
素電極の正負の電極パターン（画素電極間のピッチが
0.55mmのもの）を露光し、レジストの現像、水洗
を行い、オープンにて135 $^{\circ}$ Cで30分間放置する。
基板には、画素電極のレジストパターン63が形成
されている（図10（D））。空冷後、Crエッチング
液（ザ・インクテック株式会社製「MR-ES」）を用
いてCr層をエッチングし、水洗する（図10
（E））。

【0035】④ 次に、120 $^{\circ}$ Cに保持したレジスト
剥離液（東京応化工業株式会社製「クリーンストリッ
プ」）中に、基板を5分間放置し、室温のストリッ
プリンス液に1分間、室温のイソプロピルアルコールに1分
間、それぞれ浸すことにより、レジストの剥離を行う。
この基板を水洗し、後に乾燥させる。以上の工程で、C
rからなる画素電極パターン62が得られた（図10
（F））。

【0036】⑤ 続いて、この画素電極62上に、有機
パラジウム化合物を含む有機溶媒（奥野製薬工業株式会
社製「キャタペーストCCP」）からなるインキ64
を、スクリーン印刷法で印刷する（図10（G））。そ
のまま、15分間放置すると画素電極上に薄膜が形成さ
れる。その後、約200 $^{\circ}$ Cで20分間焼成すると、P
dからなる微粒子を含む塗膜65が形成された電子放出
膜が画素電極部に得られた（図10（H））。

【0037】<パネルの一体化に関する実施例>

⑥ 前記の工程③～⑤で作製したカソード基板の端部周
辺にガラスペースト56を塗布し、170 $^{\circ}$ Cで、30
分間乾燥させた後、先に、②で作製したアノード基板を
乗せ、画素電極の表面と対向基板の蛍光体とを、4.0
mm、画素電極の表面と収束電極とを3.5mmの間隔
で平行に保持した状態で、N₂還元雰囲気下で350 $^{\circ}$
C、3時間焼成し、両基板の一体化を行った。パネル化
の際には、予め、カソード基板側に設置された排気口よ
り、ポンプによってパネル内が、10⁻¹⁰ Paの高真空
となるよう排気し、パネル一体化後に、排気口を封止し
た（図11）。

【0038】<電子放出動作に関する実施例>

⑦ 対向基板と電子放出素子の間のカソード／アノ

11

ド電圧として400Vを印加した。また、電子放出素子の動作電圧として、画素電極の一方の電極を接地電位に保ち、他方の電極に20Vを印加し、収束電極/画素電極間の電位を-100Vとしたところ、対向基板に向かって良好に収束された電子放出が得られ、良好な発光特性が得られた。

【0039】

【発明の効果】以上のとおり、本発明によれば、表面伝導型電子放出素子において、電子放出素子のカソード/アノード間に電子放出素子とは別体になる収束電極を設けたので、対向基板（アノード電極）に対する電子の収束性が顕著に改善され、FEDを利用したディスプレイではクロストークやコンラストの改善を図ることができる。また、収束電極を電子放出素子とは別体にしたので、カソード/アノード間の任意の位置に収束電極を設けることができ、蛍光体の形状や大きさを自由に変えることができる。

【図面の簡単な説明】

【図1】従来の表面伝導型の電子放出素子10から対向基板20に向けて電子放出が行われている状態を示す断面図である。

【図2】図1に示す電子放出素子10におけるガラス基板11上に形成された構成要素の上面図である。

【図3】従来型の2極からなる電子放出素子10から対向基板20に向けて電子放出がされている状態を示す断面図である。

【図4】従来型の2極からなる電子放出素子10と対向基板20間に収束電極3を設けた場合の電子放出がされている状態を示す断面図である。

【図5】3極からなる電子放出素子40から対向基板20に向けて電子放出がされている状態を示す断面図である。

【図6】3極からなる電子放出素子40と対向基板20間に収束電極35を設けた場合の電子放出がされている状態を示す断面図である。

【図7】本発明の電子放出素子用収束電極を製造する工程を示す断面図である。

12

【図8】本発明の電子放出素子用アノード側電極基板を製造する工程を示す断面図である。

【図9】本発明の電子放出素子用収束電極がアノード側電極基板と一体にされた工程を示す断面図である。

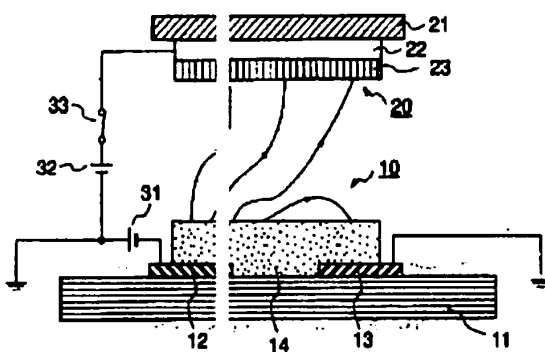
【図10】本発明の電子放出素子を製造する工程を示す断面図である。

【図11】カソード電極基板、収束電極、アノード電極基板が一体にされた本発明の電子放出素子を示す断面図である。

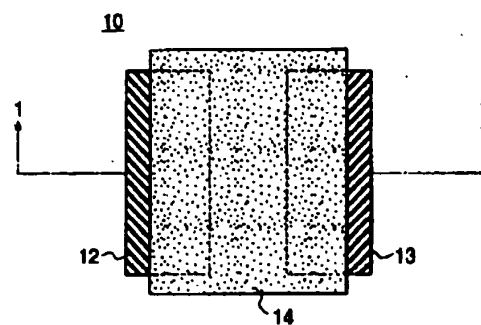
【符号の説明】

- 10 電子放出素子
- 11 ガラス基板
- 12, 13 電極
- 14 電子放出膜
- 15 電子ビーム
- 20 対向基板
- 21 ガラス基板
- 22 透明電極
- 23 蛍光体層
- 30, 31, 32 電源
- 33 スイッチ
- 40 電子放出素子
- 42, 43 電極
- 44 電子放出膜
- 51 金属板
- 52 開口
- 53 ガラス基板
- 54 透明電極
- 55 蛍光体層
- 56 ガラスペースト
- 61 ガラス基板
- 62 準備層
- 63 レジスト材料
- 63 レジスト膜
- 64 電子放出膜
- 65 微粒子を含む塗膜

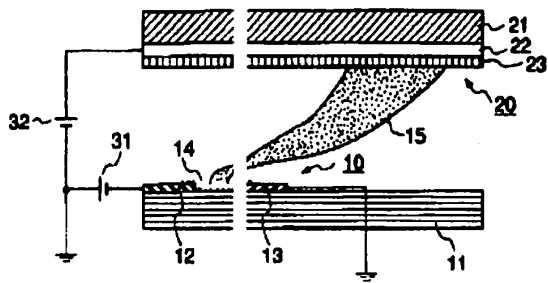
【図1】



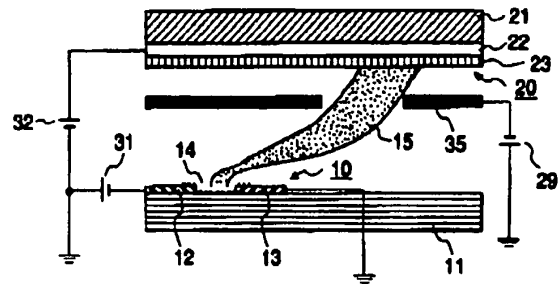
【図2】



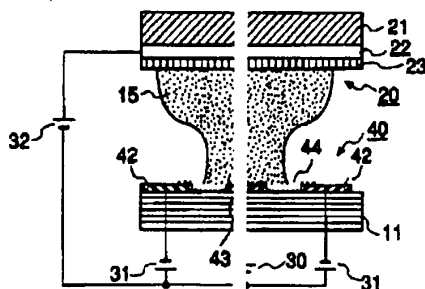
【図3】



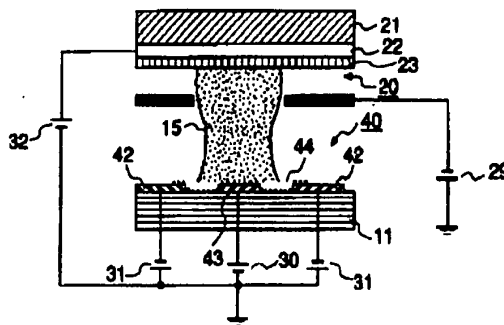
【☒4】



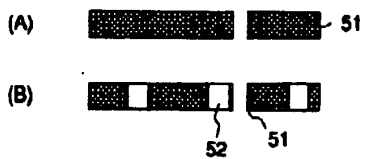
【図 5】



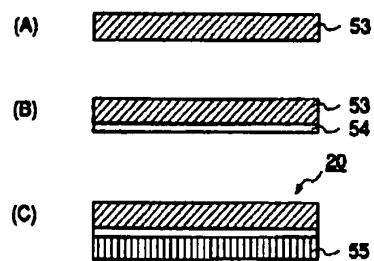
【例6】



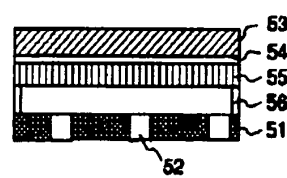
【図7】



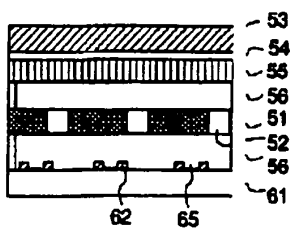
【図8】



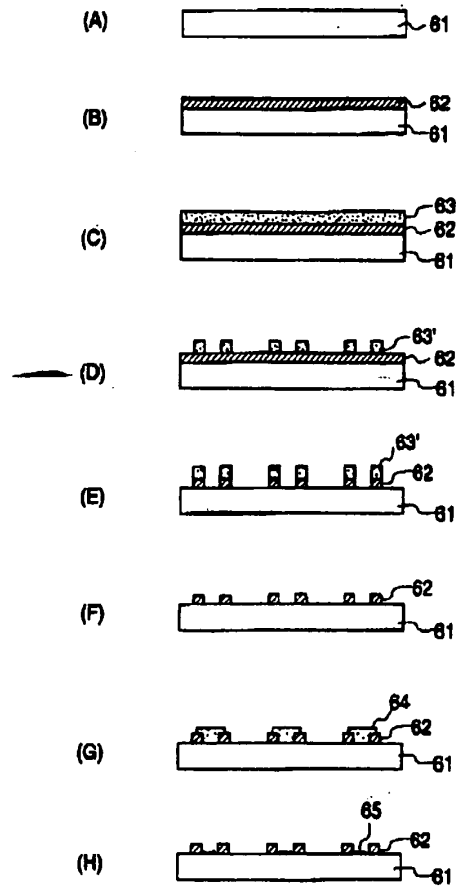
【図9】



【☒ 1 1】



【図10】



THIS PAGE BLANK (USPTO)